

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 11-212516

(43)Date of publication of application : 06.08.1999

(51)Int.Cl. G09G 3/28  
G09G 3/20

(21)Application number : 10-029184

(71)Applicant : GENDAI DENSHI SANGYO JAPAN  
KK

(22)Date of filing : 27.01.1998

(72)Inventor : SAKAI TETSUO  
SHOJI HIROSHI

## (54) METHOD FOR DRIVING DISPLAY DEVICE

### (57)Abstract:

**PROBLEM TO BE SOLVED:** To reduce a false outline in a moving picture at the time of driving a display device having a binary memory effect like a DC plasma display panel by a subfield method in a DC mode memory system.

**SOLUTION:** When the display device having a binary memory effect which drives optical elements arranged like a matrix in the DC mode memory system is used to display a half-tone, the gradation of brightness is converted into the length of plural bits, and the light emission time is determined by combination of plural encoded bits, and a signal of every field corresponding to the number of these bits is successively read out so that subfield are approximately consecutive, and optical elements are caused to emit light only for a time determined for every bit. In this subfield method, a maximum light emission time is set to  $\leq 1/20$  field time, and the MSB(most significant bit) subfield is divided into two approximately, and subfields are so arranged that the other subfields are interposed between them, and they are read out in this arrangement order to emit light.



## LEGAL STATUS

[Date of request for examination] 27.03.2002

[Date of sending the examiner's decision of rejection] 02.03.2004

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

\* NOTICES \*

JPO and NCIP are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. \*\*\*\* shows the word which can not be translated.
3. In the drawings, any words are not translated.

---

CLAIMS

---

[Claim(s)]

[Claim 1] When displaying halftone using a display with the binary memory effect which drives the light corpuscle child stationed in the shape of a matrix by DC mode memory method, Change the gradation of brightness into the die length of luminescence time amount, set with the combination of two or more bits which had the luminescence time amount encoded, and the signal for every subfield according to said number of bits is read one by one. It is the drive approach of the indicating equipment by the subfield method only the time amount defined for every bit makes said light corpuscle child emit light by making it a subfield become continuously mostly each time. By said subfield method Make the maximum luminescence time amount into below  $1/20$  field time amount, and the subfield of MSB (Most Significant Bit) is divided into about two. The drive approach of the display characterized by arranging so that it may face across the subfield remaining by them, reading in order of the array, and making light emit.

[Claim 2] The drive approach of the display according to claim 1 characterized by arranging the subfield of the 3rd bit next to the subfield of said divided MSB in said array.

[Claim 3] The drive approach of the display according to claim 1 which is said array and is characterized by having also divided the subfield of the 2nd [ further ] bit into about two, having made the subfield of the 4th bit adjoin the subfield of the 2nd bit, and arranging it.

[Claim 4] The drive approach of the display according to claim 2 characterized by having made the subfield of the 2nd bit adjoin the subfield of the 3rd bit, and arranging in said array.

[Claim 5] The drive approach of the display according to claim 3 characterized by having made the subfield of the 3rd bit adjoin the subfield of the 4th bit, and arranging it in said array.

[Claim 6] The indicating equipment with a memory effect binary [ said ] is the drive approach of the indicating equipment according to claim 1 characterized by being DC mold plasma display panel.

---

[Translation done.]

\* NOTICES \*

JPO and NCIP are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. \*\*\*\* shows the word which can not be translated.
3. In the drawings, any words are not translated.

---

DETAILED DESCRIPTION

---

[Detailed Description of the Invention]

[0001]

[Field of the Invention] This invention relates to the scan method of DC mode memory method especially about the drive approach of a display with a memory effect binary [ like DC mold plasma display panel (PDP) ].

[0002]

[Description of the Prior Art] When displaying halftone with an indicating equipment with a memory effect binary [ like a plasma display panel ], the subfield method shown in drawing 5 and drawing 6 is used. Here, Kursbuch of the usual subfield method (however, 2 fatbitses) is shown in drawing 5 , and the example of the ADS subfield method is also shown to drawing 6 . However, a false contour phenomenon as shown in drawing 7 in a cine mode display appears, and worsening image quality remarkable is known.

[0003] Here, the example of the pattern (however, an axis of ordinate brightness and an axis of abscissa a location or a viewing angle) of false contour is shown in drawing 7 .

[0004] As an approach of mitigating this, there is Kaji's and others scan method (JP,48-31094,A) as shown in drawing 8 by the pulse memory drive method in DC mold plasma display panel. However, the subfield of a triplet display is expressed to drawing 8 . MSB, II, and III (LSB) express a subfield, respectively. Kaji's and others scan method is an approach the subfield is continuing mostly unlike the approach of drawing 5 or drawing 6 . Namely, when displaying halftone using a display with a binary memory effect, Change the gradation of brightness into the die length of luminescence time amount, set with the combination of two or more bits which had the luminescence time amount encoded, and the signal for every subfield according to said number of bits is read one by one. It is the drive approach of the display by the subfield method only the time amount defined for every bit makes said light corpuscle child emit light by making it a subfield become continuously mostly each time. The experiment using Kaji's and others scan method is also conducted (Yamamoto et al:SID'97, P217). However, it was not image quality sufficient in the number of subfields increasing by this approach.

[0005] Arrangement of a subfield is not specified although the approach of driving by Kaji's and others approach by DC mode memory drive as shows DC mold plasma display panel to drawing 9 is also proposed. Here, the connection method to the panel of DC mode memory drive is shown in drawing 9 (a), the display cel D22 in a display panel is written in (b), and the timing diagram when eliminating it shows the case of the usual subfield method.

[0006] Next, the sign and actuation in drawing 9 are explained. A scan (assistance) anode plate bus-bar and 13 are display anode plate bus-bars, the scan cel 14 is formed in the intersection of the cathode bus-bar 11 and the scan anode plate bus-bar 12, and the display cel 15 is formed in the intersection of the cathode bus-bar 11 and the display anode plate bus-bar 13, and, as for 11, the resistance 22 for discharge stabilization is inserted in each display cel 15 at the serial, as for a cathode bus-bar and 12. Actuation is as follows. Namely, the drive in DC memory mode is written in the display anode plate bus-bar 13 at the time of writing, impresses a pulse 21, and on the other hand, it impresses the scan pulse 18 to the

cathode bus-bar 11, and the display cel 15 of the intersection of the write-in pulse 21 and the scan pulse 18 writes it in, and it will be in a condition while it impresses fixed sustaining voltage to the display anode plate bus-bar 13. By drawing 9 (b), D22 in the display cel 15 of a display panel 20 is written in, and a black painting part shows the condition of discharging. As for this, the discharge stops by the blanking pulse 19.

[0007]

[Problem(s) to be Solved by the Invention] The place which this invention is made in view of the above point, and is made into the purpose is the drive approach of a display with a memory effect binary [ for improving further and making into good image quality what was image quality with the conventional approach inadequate for false contour ].

[0008]

[Means for Solving the Problem] In order to solve said technical problem, the drive approach of the display concerning this invention When displaying halftone using a display with the binary memory effect which drives the light corpuscle child stationed in the shape of a matrix by DC mode memory method, Change the gradation of brightness into the die length of luminescence time amount, set with the combination of two or more bits which had the luminescence time amount encoded, and the signal for every subfield according to said number of bits is read one by one. It is the drive approach of the indicating equipment by the subfield method only the time amount defined for every bit makes said light corpuscle child emit light each time. By said subfield method The subfield of MSB (Most Significant Bit) is divided into about two, the maximum luminescence time amount is made into below  $1/20$  field time amount, it arranges so that it may face across the subfield remaining by them, and it is characterized by reading in order of the array and making light emit.

[0009] Moreover, this invention is said array and is characterized by arranging the subfield of the 3rd bit next to the subfield of said divided MSB.

[0010] Moreover, this invention is said array, and also divide the subfield of the 2nd [ further ] bit into about two, it makes the subfield of the 4th bit adjoin the subfield of the 2nd bit, and is characterized by arranging.

[0011] Moreover, this invention is characterized by having made the subfield of the 2nd bit adjoin the subfield of the 3rd bit, and arranging in said array.

[0012] Moreover, this invention is characterized by having made the subfield of the 3rd bit adjoin the subfield of the 4th bit, and arranging it in said array.

[0013] Furthermore, it is characterized by the indicating equipment in which this invention has a memory effect binary [ said ] being DC mold plasma display panel.

[0014]

[Embodiment of the Invention] The example of this invention is explained taking the case of DC mold plasma display panel. When serial resistance is connected to each display cel and it is made to discharge once in DC mold plasma display panel for this resistance, it is a certain electrical potential difference, and it is common knowledge to be able to continue stable discharge and to produce a binary memory effect. This is called DC mode memory actuation or driving method. When driving DC mold plasma display panel with such a display cel by said subfield method and the so-called Kaji's and others approach, MSB is comparatively carried out for the sequence of a subfield for 2 minutes, and it is made to arrange so that the other subfields II and III and .... may be inserted as shown in drawing 1 (a) and (b). Here, it is TF. It is TM at 1 field time amount. It considers as the maximum luminescence time amount. Moreover, MSB and LSB are Most Significant Bit and Least Significant Bit, respectively. Expressing, IIII and .... express the 2nd bit, the 3rd bit, and the subfield of ..

[0015] Since luminescence time amount is continuation mostly by DC mode memory when it does in this way, it is TM in 1 field time amount TF ( $1/60$  seconds). When it is 2ms, brightness can be taken enough and false contour can do it very small to the shift to 128 level from 127 level. Drawing 1 (a) and (b) have symmetrical right and left, and do not have a real difference.

[0016] The 2nd example is shown in drawing 2. this example -- the -- the [ II subfield (subfield of the 2nd bit), and ] -- III The subfield (subfield of the 3rd bit) is replaced. If it does in this way, not only the

shift to 128 level from 127 level but false contour about the shift to 64 level from 63 level can be made again very small.

[0017] The 3rd example is shown in drawing 3 . this example -- the -- II subfield is also divided into two and has the same effectiveness on the occasion of the shift to 64 level from 63 level. drawing 4 -- the combination of this example and 2nd example -- the -- III the [ a subfield and ] -- the sequence of IV subfield (subfield of the 4th bit) is replaced.

[0018] As the above example showed to the 1st example (a) and (b), whichever of the sequence of a subfield is sufficient as \*\*\*\*\* or the order of an ascending power. the [ moreover, ] -- III Even if it divides below a subfield, effectiveness hardly changes and the sequence is seldom related, either.

[0019] TM TF Although the deutomerite which stated quantitatively describes effectiveness to a detail about relation, with the method of  $TF = 1/60$ s our country, it is TM. It is necessary to make it 2 or less ms. There is especially large effectiveness in 1 or less ms. Generally, they are TM/TF. It is remarkable if it is effective when it carries out to 1/10 or less, and it carries out to 1/20 or less especially.

[0020] the above example -- the [ MSB or ] -- although two division was performed by division of II subfield, it is not necessary to divide into two correctly from the point of effectiveness, and if it is 40% and 60% of less than a ratio, there will be no great difference. Moreover, it is applicable also to the method of presentation by the binary system.

[0021] The indicating equipment set as the object of this driving method is applicable not only to DC mold plasma display panel but an indicating equipment with a binary memory effect, for example, the indicating equipment which arranged the mirror in the shape of a matrix, (DMD), and the indicating equipment using strong dielectric liquid crystal.

[0022] Next, the following count was performed in order to describe effectiveness quantitatively. a display cel -- a continuum -- when it assumes that approximation, i.e., the dimension of a cel, is small enough, and it is continuing and five viewing-angle rates/s, i.e., a panel, are seen from the location of 2m by the monochromatic panel, the passing speed of an image body takes 180 mm/s for the boundary of the change from 127 level on 128 level moving a switch of MSB, i.e., the case of 8 bits, further. Although count will be omitted since it is common knowledge if it does so, a false contour pattern like drawing 10 is generated. The axis of abscissa of drawing expresses a viewing angle, one graduation is 1/12 degree, the axis of ordinate expresses change of brightness, and, as for 127 level and peak value, the base shows 255 level. By the usual subfield method, it turns out that very serious active jamming has occurred. The almost same pattern is generated also by the ADS subfield method. On the other hand, although the peak value of active jamming is the same if said Kaji's and others approach is used, width of face becomes narrow. It is thought that such a pattern is reflected on the retina of an ideal eye. It becomes the jamming pattern it is thought visually that takes the spatial frequency characteristics of an eye into consideration at this time. If the volume on television society, a television image engineering handbook, Ohm-Sha (1980), and a curve like drawing 1 .75 of P50 are used as this property, it will become an active jamming wave as shown in drawing 11 . In the case of this invention, this drawing shows that the amount of active jamming is decreasing enough, but the relative value of this wave-like rms value is shown as an amount of the dynamic-image false contour of drawing 12 . In the example of this invention, compared with the conventional thing, this shows that 10dB or more improves, even if compared with 30dB or more and the thing by which the former has been improved.

[0023] For the above example, since objective passing speed is a quite quick example, the time amount of an MSB subfield is the maximum luminescence time amount TM in 0.5ms and 1 field. It is TM if there was effectiveness in the case of about 1ms, but passing speed is the 1/2. It can take till 2ms. since passing speed comes out that it is the usual image to this extent and it is -- TM It is permissible till 2ms.

[0024] With the panel in which it experimented, luminous efficiency is comparatively high and it is TM. It was enough in 1ms. This corresponds to 4ms of the pulse memory of the rates 1/4 of a pulse period. Thus, it is TM if it combines with the DC mode memory method. It can do small and the amount of active jamming becomes less.

[0025]

[Effect of the Invention] The drive approach of a display with a memory effect binary [ like DC mold

plasma display panel concerning this invention ] does so the effectiveness taken below.

(1) Since the maximum luminescence time amount is made or less into  $1/20$  in the subfield method, it arranges so that an MSB subfield may be divided into about two and it may face across the remaining subfield, and a light corpuscle child is made to emit light in the sequence, a false contour phenomenon is improved also in a cine mode display, and raise image quality.

[0026] (2) By the above, to the degree of said MSB subfield, if the 3rd bit carries out a subfield array, image quality will be raised more.

[0027] (3) an MSB subfield and the subfield of the 2nd bit -- respectively -- about -- if it divides two and arranges, image quality will be raised more.

[0028] (4) If the subfield of the 3rd bit is made to adjoin the subfield of the 4th bit and is arranged above, image quality will be raised further.

[0029] (5) By lessening the maximum luminescence time amount further, image quality is raised further.

---

[Translation done.]

## \* NOTICES \*

JPO and NCIP are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. \*\*\*\* shows the word which can not be translated.
3. In the drawings, any words are not translated.

---

DESCRIPTION OF DRAWINGS

---

[Brief Description of the Drawings]

[Drawing 1] (a) and (b) are the examples of arrangement of the subfield which divided MSB by this invention into two.

[Drawing 2] At the 2nd example, they are II and III. It is the replaced arrangement.

[Drawing 3] It is the arrangement which divided II into two in the 3rd example.

[Drawing 4] It is the combination of the 2nd and the 3rd example, II is also divided, and it is III. It is the arrangement which replaced IV.

[Drawing 5] It is Kursbuch of the usual subfield method (2 fatbitses).

[Drawing 6] It is the ADS subfield method.

[Drawing 7] It is the example of the pattern of false coutour. (An axis of ordinate is brightness and an axis of abscissa is a location or vision)

[Drawing 8] It is Kaji's and others scan method. (in the case of a pulse memory drive method triplet display)

[Drawing 9] It is the approach of DC mode memory drive, and (a) is a connection method to a panel. (b) is a timing diagram when writing in and eliminating D22. (The case of the usual subfield method is shown)

[Drawing 10] It is the dynamic-image false coutour pattern generated on a panel.

[Drawing 11] It is the dynamic-image false coutour pattern which took vision into consideration.

[Drawing 12] It is the table having shown the relative value [dB] of the rms value of the amount of false coutour.

[Description of Notations]

MSB The subfield of Most Significant Bit, MSB subfield

LSB Least Significant Bit A subfield, LSB subfield

II the [ the subfield of the 2nd bit, and ] -- II subfield

III the [ the subfield of the 3rd bit, and ] -- III Subfield

IV the [ the subfield of the 4th bit, and ] -- IV subfield

TM The maximum luminescence time amount

TF 1 field time amount

---

[Translation done.]



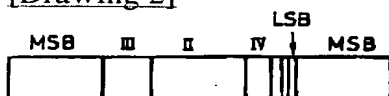
## \* NOTICES \*

JPO and NCIP are not responsible for any damages caused by the use of this translation.

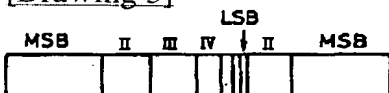
1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. \*\*\*\* shows the word which can not be translated.
3. In the drawings, any words are not translated.

## DRAWINGS

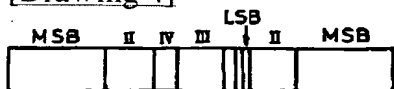
[Drawing 2]



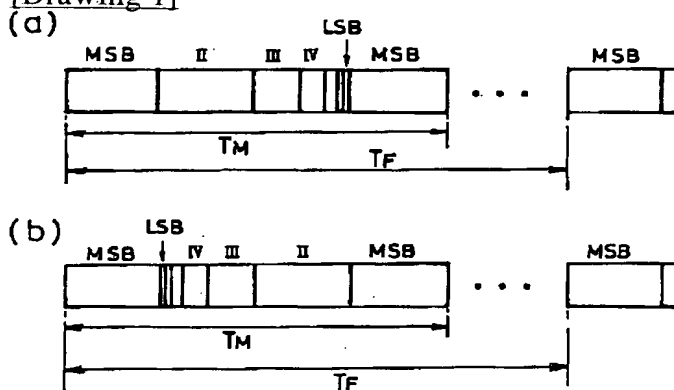
[Drawing 3]



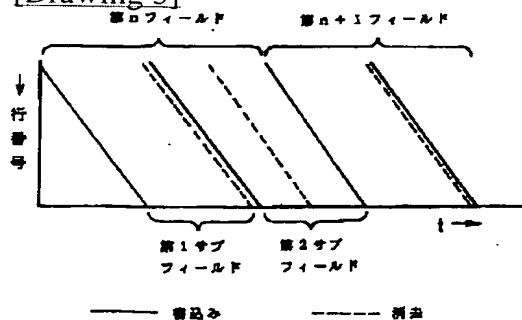
[Drawing 4]



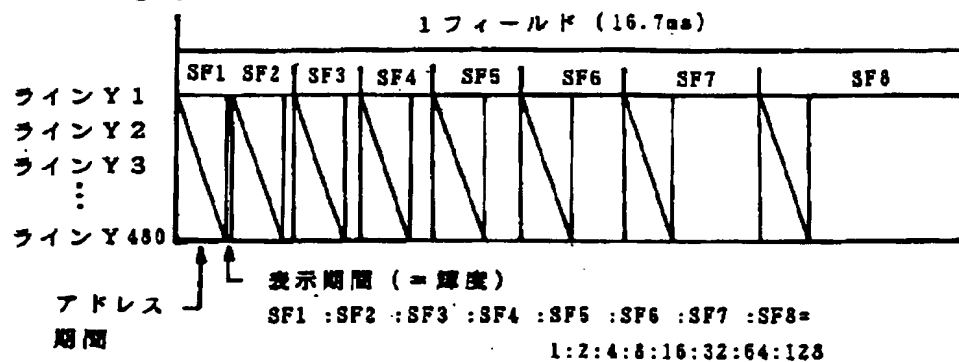
[Drawing 1]



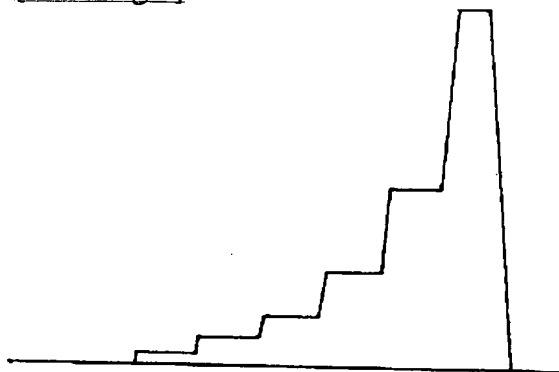
[Drawing 5]



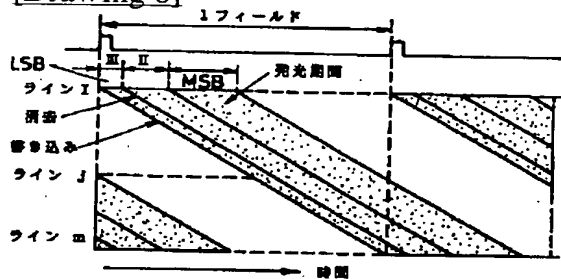
[Drawing 6]



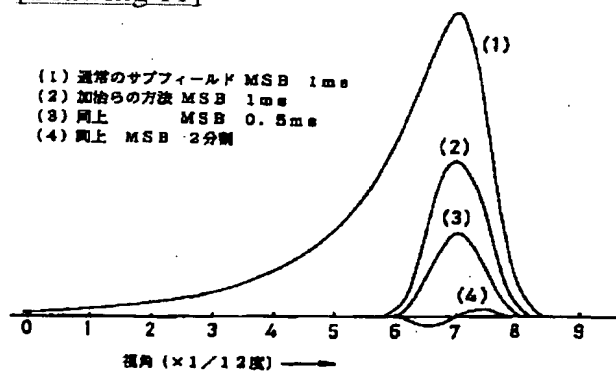
[Drawing 7]



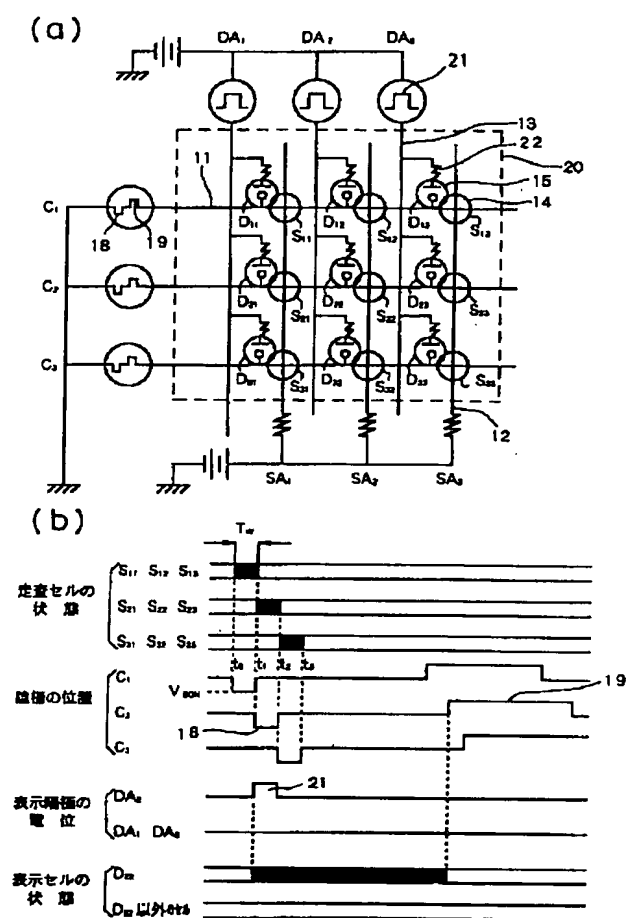
[Drawing 8]




[Drawing 11]

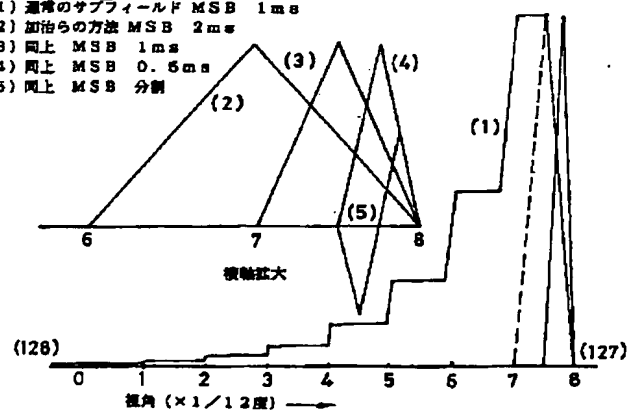


[Drawing 9]



[Drawing 10]

- [Drawing 10]**
- (1) 通常のサブフィールド MSB 1ms  
(2) 加治らの方法 MSB 2ms  
(3) 同上 MSB 1ms  
(4) 同上 MSB 0.5ms  
(5) 同上 MSB 分割
- 



[Drawing 12]

表 動画像偽輪郭の量 [dB]		
通常のサブフィールド法		
MSB 1ms		0
加治らの方法		
MSB 1ms	-8.1	
MSB 2ms、分割	-12.4	
MSB 0.5ms、分割	-32.4	
(DCメモリー)		

---

[Translation done.]

(19) 日本国特許庁 (J P)

## (12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平11-212516

(43) 公開日 平成11年(1999) 8月6日

(51) Int.Cl.<sup>6</sup>

識別記号

F I

G 0 9 G 3/28

G 0 9 G 3/28

K

F

3/20

6 4 1

3/20

6 4 1 E

6 4 1 R

審査請求 未請求 請求項の数 6 F D (全 6 頁)

(21) 出願番号

特願平10-29184

(22) 出願日

平成10年(1998) 1月27日

(71) 出願人 596119098

現代電子産業ジャパン株式会社

東京都千代田区有楽町 1-7-1 有楽町

電気ビル北館 9 F

(72) 発明者 坂 井 徹 男

神奈川県川崎市高津区坂戸 3-2-1 D

9 F 現代電子産業ジャパン株式会社 P D

P 研究所内

(72) 発明者 庄 子 博

神奈川県川崎市高津区坂戸 3-2-1 D

9 F 現代電子産業ジャパン株式会社 P D

P 研究所内

(74) 代理人 弁理士 斎藤 栄一 (外 2 名)

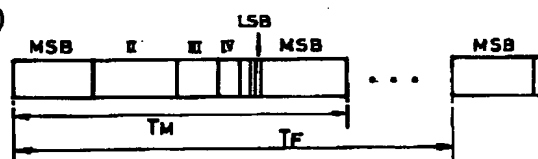
(54) 【発明の名称】 表示装置の駆動方法

(57) 【要約】

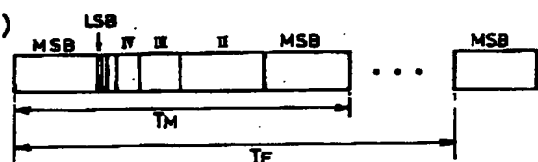
【課題】 この発明は、DC型プラズマディスプレイパネルのような2値のメモリ効果を持つ表示装置をDCモードメモリ方式でサブフィールド法により駆動するに当り、動画像における、偽輪郭を軽減させるようにしたものである。

【解決手段】 DCモードメモリ方式でマトリックス状に配置した光素子を駆動する2値のメモリ効果を持つ表示装置を用いて中間調を表示するとき、明るさの階調を発光時間の長さに変換して、その発光時間を符号化された複数ビットの組合せによって定め、前記ビット数に応じたサブフィールド毎の信号を順次読出して、サブフィールドがほぼ連続になるようにし、その都度、ビット毎に定めた時間だけ前記光素子を発光させるサブフィールド法による表示装置の駆動方法であって、前記サブフィールド法で、その最大発光時間を1/20フィールド時間以下とし、MSB(Most Significant Bit)のサブフィールドをほぼ2分割し、それらで残りのサブフィールドを挟むように配列し、その配列順序で読出して発光させることを特徴とする。

(a)



(b)



## 【特許請求の範囲】

【請求項1】 DCモードメモリ方式でマトリックス状に配置した光素子を駆動する2値のメモリ効果を持つ表示装置を用いて中間調を表示するとき、明るさの階調を発光時間の長さに変換して、その発光時間を符号化された複数ビットの組合せによって定め、前記ビット数に応じたサブフィールド毎の信号を順次読出して、サブフィールドがほぼ連続になるようにし、その都度、ビット毎に定めた時間だけ前記光素子を発光させるサブフィールド法による表示装置の駆動方法であって、前記サブフィールド法で、その最大発光時間を1/20フィールド時間以下とし、MSB(Most Significant Bit)のサブフィールドをほぼ2分割し、それらで残りのサブフィールドを挟むように配列し、その配列順序で読出して発光させることを特徴とする表示装置の駆動方法。

【請求項2】 前記配列で、分割された前記MSBのサブフィールドの隣に3番目のビットのサブフィールドを配列したことを特徴とする請求項1に記載の表示装置の駆動方法。

【請求項3】 前記配列で、さらに2番目のビットのサブフィールドもほぼ2分割し、4番目のビットのサブフィールドを2番目のビットのサブフィールドに隣接させ、配列したことを特徴とする請求項1に記載の表示装置の駆動方法。

【請求項4】 前記配列で3番目のビットのサブフィールドに、2番目のビットのサブフィールドを隣接させ、配列したことを特徴とする請求項2に記載の表示装置の駆動方法。

【請求項5】 前記配列で3番目のビットのサブフィールドを4番目のビットのサブフィールドに隣接させ、配列したことを特徴とする請求項3に記載の表示装置の駆動方法。

【請求項6】 前記2値のメモリ効果を持つ表示装置はDC型プラズマディスプレイパネルであることを特徴とする請求項1に記載の表示装置の駆動方法。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】この発明は、DC型プラズマディスプレイパネル(PDP)のような2値のメモリ効果を持つ表示装置の駆動方法に関するもので、特にDCモードメモリ方式の走査方法に関するものである。

## 【0002】

【従来の技術】プラズマディスプレイパネルのような2値のメモリ効果を持つ表示装置で中間調を表示する場合、図5および図6に示すサブフィールド法を用いている。ここで、図5には通常のサブフィールド法(但し2ビット表示)の時刻表を示し、また、図6にはADSサブフィールド法の例も示す。しかし、動画像表示においては図7に示すような偽輪郭現象が現われ、画質を著しく悪くすることが知られている。

【0003】ここで、図7には偽輪郭のパターン(但し縦軸は輝度、横軸は位置または視角)の例を示す。

【0004】これを軽減する方法として、DC型プラズマディスプレイパネルにおいてパルスメモリ駆動方式で、図8に示すような加治らの走査方法(特開昭48-31094号)がある。但し、図8には3ビット表示のサブフィールドを表す。MSB、II、III(LSB)はそれぞれサブフィールドを表す。加治らの走査方法とは、図5や図6の方法と異なり、サブフィールドがほぼ連続している方法である。すなわち、2値のメモリ効果を持つ表示装置を用いて中間調を表示するとき、明るさの階調を発光時間の長さに変換して、その発光時間を符号化された複数ビットの組合せによって定め、前記ビット数に応じたサブフィールド毎の信号を順次読出して、サブフィールドがほぼ連続になるようにし、その都度、ビット毎に定めた時間だけ前記光素子を発光させるサブフィールド法による表示装置の駆動方法である。加治らの走査方法を用いた実験も行われている(Yamamoto et al: SID'97, P217)。しかし、この方法では、サブフィールド数が増加したり、また十分な画質でなかった。

【0005】DC型プラズマディスプレイパネルを図9に示すようなDCモードメモリ駆動で加治らの方法で駆動する方法も提案されているが、サブフィールドの配置までは指定していない。ここで、図9(a)にはDCモードメモリ駆動のパネルへの接続方法を示し、(b)には表示パネルの中の表示セルD<sub>22</sub>を書き込み、それを消去するときのタイムチャートで、通常のサブフィールド法の場合を示す。

【0006】次に、図9中の符号とその動作を説明する。11は陰極母線、12は走査(補助)陽極母線、13は表示陽極母線であり、陰極母線11と走査陽極母線12との交点には走査セル14が設けられ、又、陰極母線11と表示陽極母線13との交点には表示セル15が設けられていて、各表示セル15には放電安定化のための抵抗22が直列に挿入されている。動作は次のようになる。すなわち、DCメモリモードの駆動は、表示陽極母線13に一定の維持電圧を印加すると共に、書き込み時に表示陽極母線13に書き込みパルス21を印加し、一方、陰極母線11には走査パルス18を印加し、書き込みパルス21と走査パルス18の交点の表示セル15が書き込み状態となる。図9(b)では表示パネル20の表示セル15の中のD<sub>22</sub>が書き込まれ、黒ぬり部分は放電している状態を示す。これは消去パルス19によって、その放電が止る。

## 【0007】

【発明が解決しようとする課題】本発明は以上の点に鑑みてなされたものであり、その目的とするところは、従来の方法では、偽輪郭のため不十分な画質であったものを、さらに改善して、良い画質にするための2値のメモリ効果を持つ表示装置の駆動方法である。

## 【0008】

【課題を解決するための手段】前記課題を解決するため、本発明に係る表示装置の駆動方法は、DCモードメモリ方式でマトリックス状に配置した光素子を駆動する2値のメモリ効果を持つ表示装置を用いて中間調を表示するとき、明るさの階調を発光時間の長さに変換して、その発光時間を符号化された複数ビットの組合せによって定め、前記ビット数に応じたサブフィールド毎の信号を順次読出して、その都度、ビット毎に定めた時間だけ前記光素子を発光させるサブフィールド法による表示装置の駆動方法であって、前記サブフィールド法で、その最大発光時間を1/20フィールド時間以下とし、MSB (Most Significant Bit)のサブフィールドをほぼ2分割し、それらで残りのサブフィールドを挟むように配列し、その配列順序で読出して発光させることを特徴とする。

【0009】また、本発明は、前記配列で、分割された前記MSBのサブフィールドの隣に3番目のビットのサブフィールドを配列したことを特徴とする。

【0010】また、本発明は、前記配列で、さらに2番目のビットのサブフィールドもほぼ2分割し、4番目のビットのサブフィールドを2番目のビットのサブフィールドに隣接させ、配列したことを特徴とする。

【0011】また、本発明は、前記配列で3番目のビットのサブフィールドに、2番目のビットのサブフィールドを隣接させ、配列したことを特徴とする。

【0012】また、本発明は、前記配列で3番目のビットのサブフィールドを4番目のビットのサブフィールドに隣接させ、配列したことを特徴とする。

【0013】さらに、本発明は、前記2値のメモリ効果を持つ表示装置はDC型プラズマディスプレイパネルであることを特徴とする。

## 【0014】

【発明の実施の形態】本発明の実施例をDC型プラズマディスプレイパネルを例にとり説明する。DC型プラズマディスプレイパネルでは、各表示セルに直列の抵抗が接続されていて、この抵抗のために、一度放電させると、ある電圧で、安定な放電を続けることができ、2値のメモリ効果を生ずることは周知である。これをDCモードメモリ動作または駆動法という。このような表示セルを持つDC型プラズマディスプレイパネルを前記サブフィールド法、いわゆる、加治らの方法で駆動するとき、図1(a)、(b)のようにサブフィールドの順序を、MSBを2分割にし、その他のサブフィールドII、III、……を挟むように配置させる。ここで、 $T_F$ は1フィールド時間で $T_M$ は最大発光時間とする。また、MSB、LSBはそれぞれ、Most Significant Bit, Least Significant Bitを表し、II、III、……は、第2番目ビット、第3番目ビット、……のサブフィールドを表す。

【0015】このようにすると、DCモードメモリでは、発光時間がほぼ連続であるので、1フィールド時間 $T_F$  (1/60秒)の中で、 $T_M$ が2msのとき、輝度は十分とれ、かつ、127レベルから128レベルへの移行に対して、偽輪郭は非常に小さくできる。図1(a)と(b)は左右が対称で実質違いはない。

【0016】第2の実施例を図2に示す。この例では、第IIサブフィールド(第2番目のビットのサブフィールド)と、第IIIサブフィールド(第3番目のビットのサブフィールド)を入れかえている。このようにすると、127レベルから128レベルへの移行だけでなく、63レベルから64レベルへの移行についての偽輪郭もまた非常に小さくできる。

【0017】第3の実施例を図3に示す。この例では、第IIサブフィールドも2つに分割していて、63レベルから64レベルへの移行に際して、同様の効果がある。図4もこの例と第2の例との組合せで第IIIサブフィールドと第IVサブフィールド(第4番目のビットのサブフィールド)の順序を入れかえている。

【0018】以上の例では第1例(a)(b)に示したように、サブフィールドの順序は、降べき順か昇べき順かは、どちらでもよい。また、第IIIサブフィールド以下を分割しても、効果は、ほとんど変わらず、また、その順序もあまり関係ない。

【0019】 $T_M$ と $T_F$ の関係については、効果を定量的に述べた後節で詳細にのべるが、 $T_F = 1/60$ sの我国の方式では、 $T_M$ は2ms以下にする必要がある。特に1ms以下では、大きい効果がある。一般には、 $T_M/T_F$ を1/10以下にすると効果があり、特に1/20以下にすると顕著である。

【0020】以上の例は、MSBや第IIサブフィールドの分割で2分割を行なったが、効果の点から、正しく2分割する必要はなく、40%と60%の比率以内ならば、大差はない。また、2進法によらない、表示方法にも適用できる。

【0021】この駆動法の対象となる表示装置は、DC型プラズマディスプレイパネルに限らず、2値のメモリ効果を持つ表示装置、たとえば、鏡を行列状に配置させた表示装置(DMD)や強誘電液晶を用いた表示装置にも適用できる。

【0022】次に、効果を定量的にのべるため、次のような計算を行なった。表示セルを連続体近似すなわち、セルの寸法は十分小さく、それが連続していると仮定し、単色のパネルで視角速度5度/sすなわち、パネルを2mの位置から見たとき、画像物体の移動速度は180mm/s、さらに、MSBの切り換え、すなわち、8ビットの場合、127レベルから128レベルへの変化の境界が移動するとする。そうすると、計算は周知なので省略するが、図10のような偽輪郭パターンが発生する。図の横軸は、視角を表し、1目盛が1/12度であ

り、縦軸は、輝度の変化を表しており、ベースが127レベル、ピーク値は255レベルを示している。通常のサブフィールド法では、非常に大きい妨害が発生していることがわかる。ADSサブフィールド法でも、ほぼ同じパターンが発生する。これに対し、前記加治らの方法を用いると、妨害のピーク値は同じであるが、幅は、狭くなる。このようなパターンは、理想的な眼の網膜上に写ると考えられる。このとき眼の空間周波数特性を考慮すると、視覚的に感ずる妨害パターンになる。この特性としてテレビ学会編、テレビジョン画像工学ハンドブック、オーム社(1980)、P50の図1.75のような曲線を用いると、図11に示されるような妨害波形になる。この図で、本発明の場合、妨害量が十分、減少していることがわかるが、この波形のrms値の相対値を図12の動画像偽輪郭の量として示す。これによって、本発明の例では、従来のものに比べ、30dB以上、従来の改善されたものに比べても10dB以上改善されていることがわかる。

【0023】以上の例は、物体の移動速度が、かなり速い例であるから、MSBサブフィールドの時間が0.5ms、1フィールド内の最大発光時間 $T_M$ が、約1msの場合に効果があったが、移動速度が、その1/2であれば、 $T_M$ は2msまでとれる。通常の画像であると移動速度は、この程度であるので、 $T_M$ は2msまで許容できる。

【0024】実験したパネルでは、発光効率が比較的高く、 $T_M$ は1msで十分であった。これは、パルス時間率1/4のパルスメモリの4msに対応する。このように、DCモードメモリ法と組合せると $T_M$ を小さくでき、妨害量が減るのである。

【0025】

【発明の効果】本発明に係るDC型プラズマディスプレイパネルのような2値のメモリ効果を持つ表示装置の駆動方法は、以下に示す効果を奏する。

(1) サブフィールド法において最大発光時間を1/20以下にし、MSBサブフィールドをほぼ2分割して残りのサブフィールドを挟むように配列して、その順序で光素子を発光させるので、動画像表示においても偽輪郭現象が改善され画質を向上させる。

【0026】(2) 上記で、前記MSBサブフィールドの次に第3番目のビットのサブフィールド配列すればより画質を向上させる。

【0027】(3) MSBサブフィールドと第2番目のビットのサブフィールドをそれぞれほぼ2分割して配列

すればより画質を向上させる。

【0028】(4) 上記で、第3番目のビットのサブフィールドを第4番目のビットのサブフィールドに隣接させ配列すればさらに画質を向上させる。

【0029】(5) さらに最大発光時間を少なくすることにより、より一層画質を向上させる。

【図面の簡単な説明】

【図1】(a)、(b)は本発明によるMSBを2分割したサブフィールドの配置例である。

10 【図2】第2の実施例で、IIとIIIを入れかえた配置である。

【図3】第3の実施例で、IIを2分割した配置である。

【図4】第2と第3の実施例の組合せで、IIも分割し、IIIとIVとを入れかえた配置である。

【図5】通常のサブフィールド法(2ビット表示)の時刻表である。

【図6】ADSサブフィールド法である。

【図7】偽輪郭のパターンの例である。(縦軸は輝度、横軸は位置または視覚)

20 【図8】加治らの走査方法である。(パルスメモリ駆動方式3ビット表示の場合)

【図9】DCモードメモリ駆動の方法であり、(a)は、パネルへの接続方法。(b)は $D_{22}$ を書き込み消去するときのタイムチャートである。(通常のサブフィールド法の場合を示す)

【図10】パネル上に発生する動画像偽輪郭パターンである。

【図11】視覚を考慮に入れた動画像偽輪郭パターンである。

30 【図12】偽輪郭の量のrms値の相対値[dB]を示した表である。

【符号の説明】

MSB Most Significant Bitのサブフィールド, MSBサブフィールド

LSB Least Significant Bitのサブフィールド, LSBサブフィールド

II 第2番目のビットのサブフィールド, 第IIサブフィールド

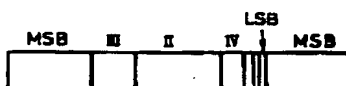
III 第3番目のビットのサブフィールド, 第IIIサブフィールド

40 IV 第4番目のビットのサブフィールド, 第IVサブフィールド

$T_M$  最大発光時間

$T_F$  1フィールド時間

【図2】



【図3】

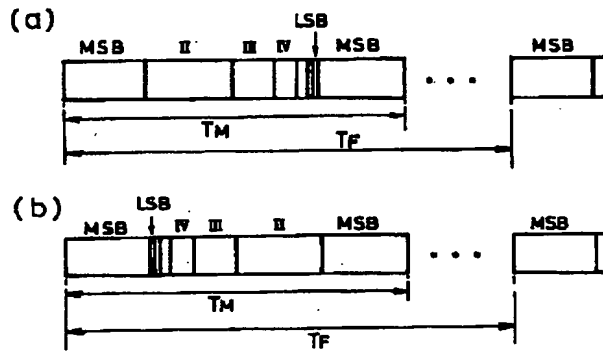


【図4】

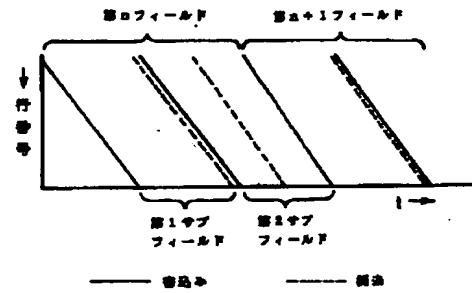




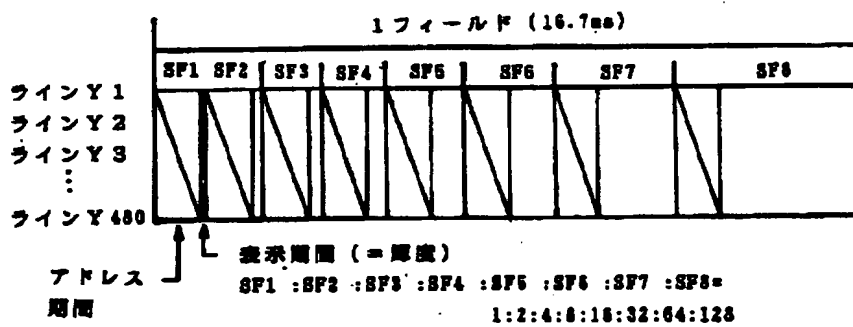
【図1】



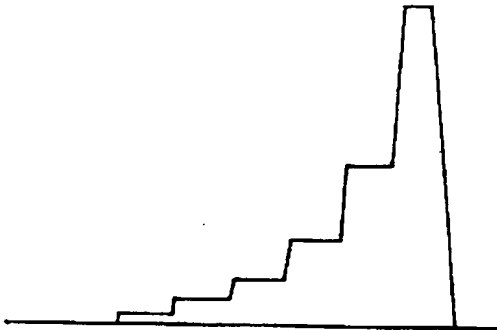
【図5】



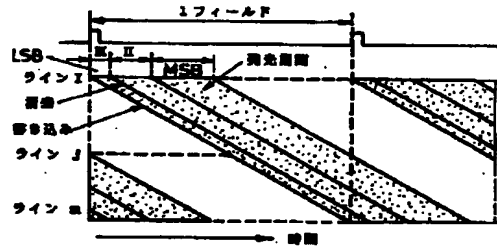
【図6】



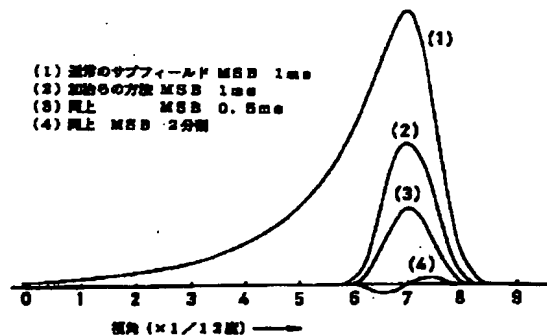
【図7】



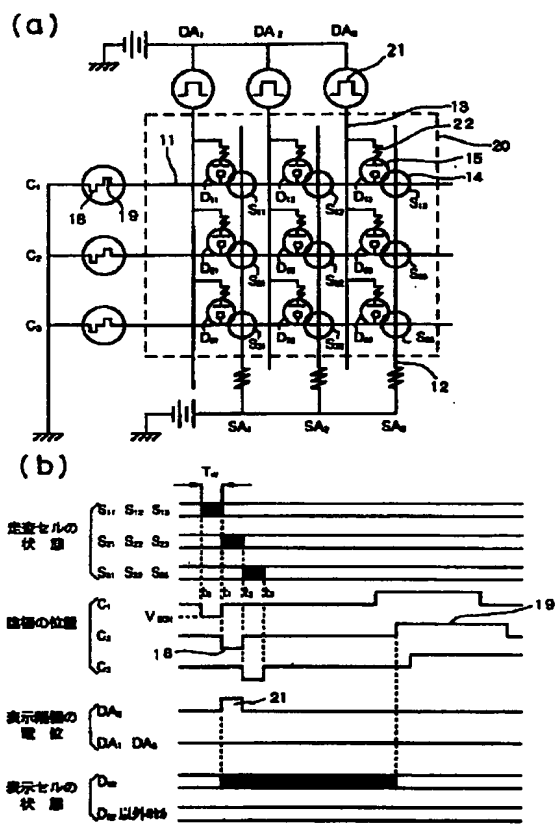
【図8】



【図11】



【図 9】



【図 1 2】

表 動画像偽輪郭の量 [dB]	
通常のサブフィールド法	
MSB 1ms	0
加治らの方法	
MSB 1ms	-8.1
MSB 2ms、分割	-12.4
MSB 0.5ms、分割	-32.4
(DCメモリー)	

【図 1 0】

